(19)日本国特許庁（ＪＰ）　(12)公開特許公報(A)　(11)特許出願公開番号
特開平8－274553
(43)公開日　平成８年(1996)10月18日

(51)Int.Cl.[6]	識別記号	庁内整理番号	ＦＩ	技術表示箇所
Ｈ０３Ｆ　3/60			Ｈ０３Ｆ　3/60	
1/18			1/18	
1/22			1/22	
1/42			1/42	

審査請求　未請求　請求項の数５　ＦＤ　（全 ９ 頁）

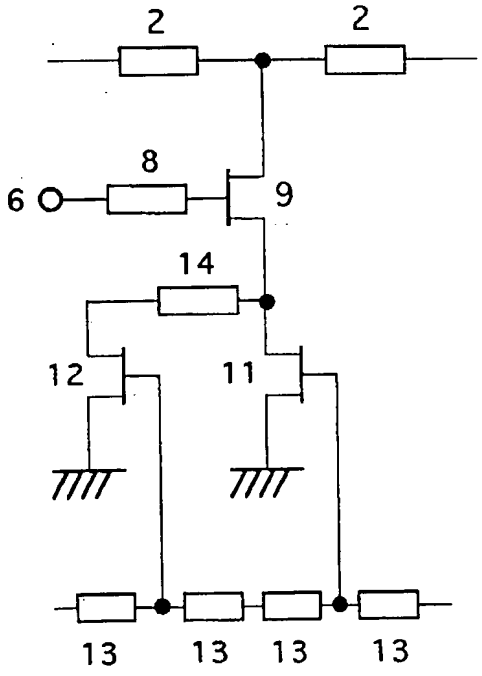
(21)出願番号　特願平7－100002

(22)出願日　平成７年(1995)３月31日

(71)出願人　000004226
日本電信電話株式会社
東京都新宿区西新宿三丁目19番２号
(72)発明者　木村　俊二
東京都千代田区内幸町１丁目１番６号　日本電信電話株式会社内
(72)発明者　今井　祐記
東京都千代田区内幸町１丁目１番６号　日本電信電話株式会社内
(74)代理人　弁理士　長尾　常明

(54)【発明の名称】　分布増幅器

(57)【要約】
【目的】　カスコード接続トランジスタを用いた分布増幅器の入力側フィルタ回路のカットオフ周波数を出力側フィルタ回路のそれに近づける。
【構成】　ソース接地トランジスタをN個にして、そのゲート端子相互間、ドレイン端子相互間をインダクタもしくは伝送線路で接続し、そのN個のソース接地トランジスタのゲート幅を、１個のソース接地トランジスタで設計する場合の当該１個のソース接地トランジスタのゲート幅の１／Ｎに設定する。



BEST AVAILABLE COPY

1

【特許請求の範囲】

【請求項１】１個のゲート接地トランジスタと１個のソース接地トランジスタをカスコード接続して設計する単位増幅回路を用いる分布増幅器において、

上記１個のソース接地トランジスタに代えて、複数のソース接地トランジスタを用い、該複数のソース接地トランジスタのゲート端子相互間およびドレイン端子相互間をインダクタもしくは伝送線路で接続し、且つ該複数のソース接地トランジスタの各々のゲート幅の総和が上記１個のソース接地トランジスタのゲート幅とほぼ等しくなるようにした分布増幅器。

【請求項２】上記複数のソース接地トランジスタを各々同一のゲート幅に設定した請求項１に記載の分布増幅器。

【請求項３】１個のベース接地トランジスタと１個のエミッタ接地トランジスタをカスコード接続して設計する単位増幅回路を用いる分布増幅器において、

上記１個のエミッタ接地トランジスタに代えて、複数のエミッタ接地トランジスタを用い、該複数のエミッタ接地トランジスタのベース端子相互間およびコレクタ端子相互間をインダクタもしくは伝送線路で接続し、且つ該複数のエミッタ接地トランジスタの各々のエミッタ面積の総和が上記１個のエミッタ接地トランジスタのエミッタ面積とほぼ等しくなるようにした分布増幅器。

【請求項４】上記複数のエミッタ接地トランジスタを各々同一のエミッタ面積に設定した請求項３に記載の分布増幅器。

【請求項５】上記インダクタをスパイラル型またはメアンダ型のものから構成し、上記伝送線路をマイクロストリップ線路又はコプレーナウエーブガイド等の平面導波路から構成し、全体をＩＣ化した請求項１乃至４に記載の分布増幅器。

【発明の詳細な説明】

【０００１】

【産業上の利用分野】本発明は、カスコード接続トランジスタを用いた分布増幅器に関するものである。

【０００２】

【従来の技術】図７は従来の典型的なソース接地トランジスタを用いた分布増幅器の構成を示す図である（便宜上、４区間のものを示す。）。図中、ＩＮは入力端子、ＯＵＴは出力端子、１は入力側フィルタ回路（ＬＣ遅延線路）を構成するインダクタまたは伝送線路、２は出力側フィルタ回路（ＬＣ遅延線路）を構成するインダクタまたは伝送線路、３は１区間の単位増幅回路を構成するソース接地トランジスタ、４は出力側フィルタ回路の終端回路、５は入力側フィルタ回路の終端回路、６は電源（電気的接地）、７は電気的接地を示す。

【０００３】図８は従来の典型的なカスコード接続トランジスタを用いた分布増幅器の構成を示す図である（同様に便宜上、４区間のものを示す。）。図中、符号１～７は図７で説明したものと同じである。８はバイアス回路、９はゲート接地トランジスタである。ここでは、ソース接地トランジスタ３とゲート接地トランジスタ９をカスコード接続した構成により１区間の単位増幅回路が構成されている。

2

【０００４】図９は上記したソース接地トランジスタ３やゲート接地トランジスタ９として使用したＦＥＴの簡略化した等価回路を示す図である。図中、Ｚgsはトランジスタのゲート・ソース間インピーダンスであって、Ｃgsはゲート・ソース間寄生容量、Ｒｉ は入力抵抗である。Ｚdsはドレイン・ソース間インピーダンスであって、Ｃdsはドレイン・ソース間寄生容量、Ｒdsはドレイン・ソース間抵抗、ｇｍVgsは等価電流源である。

【０００５】一般に、ソース接地トランジスタ３を用いた分布増幅器では、図７のインダクタ若しくは伝送線路１、２のインダクタンス成分と図９で説明したトランジスタの寄生容量Ｃgs、Ｃdsとにより、非常にカットオフ周波数の高い入力側フィルタ回路および出力側フィルタ回路が構成される。

【０００６】分布増幅器におけるトランジスタの入力側および出力側の寄生容量Ｃgs、Ｃdsの影響は、この入力側フィルタ回路や出力側フィルタ回路に取り込まれる形でキャンセルされるため、非常に広帯域な特性を得ることができるので、この分布増幅器は従来から広帯域増幅器の代表的構成として広く利用されている。

【０００７】しかしながら、この分布増幅器はトランジスタの寄生容量ＣgsとＣdsの値が異なるため、入力側フィルタ回路と出力側フィルタ回路でそれぞれ特性が異なる。一般にはＣgs＞Ｃdsであるため、出力側フィルタ回路のカットオフ周波数よりも入力側フィルタ回路のカットオフ周波数が低くなり、入力側フィルタ回路の帯域特性が回路全体の帯域特性を決定とすることとなる。

【０００８】これにより、分布増幅器の帯域上限付近では入力側反射特性（Ｓ１１）が劣化し、この分布増幅器をインピーダンス変換器として利用する場合に、良好なインピーダンス変換利得が得られないという問題があった。

【０００９】また、入力側フィルタ回路や出力側フィルタ回路の影像インピーダンスを入力整合インピーダンスや出力整合インピーダンスと等しくなるように設計した場合に、入力側フィルタ回路と出力側フィルタ回路において位相定数間に差異が生じ、各区間で増幅された信号の位相が出力端で効率よく合成されないという問題もあった。

【００１０】一方、図８で説明したカスコード接続したトランジスタ３、９からなる単位増幅回路は、図７のソース接地トランジスタ３に比べて高い出力インピーダンスをもち、高利得、広帯域特性が得られるため、分布増幅器においてよく用いられている。このようなカスコード接続トランジスタ増幅回路を用いた分布増幅器では、

3

図７に示したソース接地トランジスタ３の容量Cdsの代わりに、カスコード接続トランジスタの出力インピーダンスの容量成分Cout が出力側フィルタ回路の分路インピーダンスとなる。

【００１１】この出力インピーダンスの容量成分Cout ＊

$$Cout \fallingdotseq \frac{Cds}{1+\frac{Cds}{Cgs+Cds}} < Cds$$

【００１３】この式より、トランジスタ３、９からなるカスコード接続トランジスタ回路の出力インピーダンスの容量成分Cout はソース接地トランジスタ３のドレイン・ソース間容量Cdsよりも小さくなることが分かる。このため、従来のカスコード接続トランジスタ回路を用いた分布増幅器では、入力側フィルタ回路の特性と出力側フィルタ回路の特性の格差はますます大きくなってしまうという問題があった。

【００１４】この問題を解決するために、図１０に示す回路構成（便宜上、１区間に相当する回路構成のみを示す。）がこれまで採用されてきた。この回路構成は、出力側フィルタ回路に符号１０で示した容量を付加し、出力側フィルタ回路の分路容量値を入力側フィルタ回路の分路容量値に近付けることより位相特性を合わせるというものである。

【００１５】

【発明が解決しようとする課題】しかしながら、この回路構成では、出力側フィルタ回路のカットオフ周波数を入力側フィルタ回路のカットオフ周波数にまで引き下げることになるため、回路の利得上限周波数は改善されない。

【００１６】図１１は、上記した図１０で示した分布増幅器の透過特性（Ｓ２１）、入力側反射特性（Ｓ１１）、インピーダンス変換利得（Ｚｔ）の周波数特性を示す図である。

【００１７】また、図１２は、定Ｋフィルタ回路で近似した従来の分布増幅器（図８）の入出力フィルタ回路の１区間あたりの位相定数、分布増幅器（図１０）の出力側フィル回路の位相定数の周波数特性を示す図である。

【００１８】図１２において、βg(f)は図８の分布増幅器の入力側フィルタ回路の１区間あたりの位相定数、βd(f)は図８の分布増幅器の出力側フィルタ回路の１区間あたりの位相定数、βd'(f)は図１０の出力側フィルタ回路の１区間あたりの位相定数であり、ｆcgは入力側フィルタ回路のカットオフ周波数、ｆcdは出力側フィルタ回路のカットオフ周波数である。

【００１９】本発明の目的は、入力側フィルタ回路のカットオフ周波数を高くし、入力側フィルタ回路と出力側フィルタ回路の分路容量の格差によって生じる位相定数の差異を改善することより、良好な透過特性、入力側反

4

＊は、図９で説明したドレイン・ソース間抵抗Rdsは十分大きいため無視できるとし、入力抵抗Ｒｉ は十分小さいため無視できると仮定すると、次の（１）式によって表される。

【００１２】

$$\quad (1)$$

射特性およびインピーダンス変換利得を得ることができるようにした分布増幅器を提供することである。

【００２０】

【課題を解決するための手段】第１の発明は、１個のゲート接地トランジスタと１個のソース接地トランジスタをカスコード接続して設計する単位増幅回路を用いる分布増幅器において、上記１個のソース接地トランジスタに代えて、複数のソース接地トランジスタを用い、該複数のソース接地トランジスタのゲート端子相互間およびドレイン端子相互間をインダクタもしくは伝送線路で接続し、且つ該複数のソース接地トランジスタの各々のゲート幅の総和が上記１個のソース接地トランジスタのゲート幅とほぼ等しくなるように構成した。

【００２１】第２の発明は、第１の発明において、上記複数のソース接地トランジスタを各々同一のゲート幅に設定して構成した。

【００２２】第３の発明は、１個のベース接地トランジスタと１個のエミッタ接地トランジスタをカスコード接続して設計する単位増幅回路を用いる分布増幅器において、上記１個のエミッタ接地トランジスタに代えて、複数のエミッタ接地トランジスタを用い、該複数のエミッタ接地トランジスタのベース端子相互間およびコレクタ端子相互間をインダクタもしくは伝送線路で接続し、且つ該複数のエミッタ接地トランジスタの各々のエミッタ面積の総和が上記１個のエミッタ接地トランジスタのエミッタ面積とほぼ等しくなるように構成した。

【００２３】第４の発明は、第３の発明において、上記複数のエミッタ接地トランジスタを各々同一のエミッタ面積に設定して構成した。

【００２４】第５の発明は、第１乃至第４の発明において、上記インダクタをスパイラル型またはメアンダ型のものから構成し、上記伝送線路をマイクロストリップ線路又はコプレーナウエーブガイド等の平面導波路から構成し、全体をＩＣ化して構成した。

【００２５】

【作用】第１の発明では、ソース接地トランジスタのゲート幅が小さくなるのでその分トランジスタの入力容量が低下し、入力側フィルタ回路のカットオフ周波数を高くできる。よって、入力側フィルタ回路と出力側フィルタ回路の分路容量の格差によって生じる位相定数の差異

5

が少なくなり、良好な透過特性、入力側反射特性およびインピーダンス変換利得を得ることができる。

【００２６】第２の発明では、複数のソース接地トランジスタのゲート幅が同一になるので、ゲート端子相互間やドレイン端子相互間に接続するインダクタもしくは伝送線路の設計が容易となる。

【００２７】第３、第４の発明では、バイポーラトランジスタを使用する場合でも入力側フィルタ回路のカットオフ周波数を改善でき、設計も容易となる。第５の発明では、ＩＣ化を実現することができる。

【００２８】

【実施例】以下に示す図１～図４は本発明の実施例を示す回路図であり、前述した図８における分布増幅器の１区間に相当する単位回路の構成のみを便宜上示したものである。

【００２９】［第１実施例］図１は本発明の第１の実施例の分布増幅器を示す図である。図中、図８に示したものと同じものには同じ符号を付した。１１、１２はソース接地トランジスタ、１３はそのソース接地トランジスタ１１、１２のゲート端子相互間を接続するインダクタもしくは伝送線路、１４はそのソース接地トランジスタ１１、１２のドレイン端子相互間を接続するインダクタもしくは伝送線路である。

【００３０】この２個のソース接地トランジスタ１１、１２は、そのゲート幅が、１個のソース接地トランジスタを用いて設計する場合の当該１個のソース接地トランジスタ（例えば、図８のトランジスタ３）のゲート幅の１／２に設定されたトランジスタである。このようにソース接地トランジスタ１１、１２のゲート幅を設定したのは、ソース接地トランジスタ１１、１２に流れるドレイン電流の合計値が１個のソース接地トランジスタで設計する場合のドレイン電流と同じ、つまりゲート接地トランジスタ９のドレイン電流と同じになるようにするためである。

6

【００３１】このように、ソース接地トランジスタ１１、１２はそのゲート幅が１／２になるので、ゲート・ソース間容量Ｃgsも各々図８で説明したソース接地トランジスタ３の１／２になる。そこで、入力側フィルタ回路を構成するインダクタもしくは伝送線路１９は、図８で説明したインダクタもしくは伝送線路１の１／２のインダクタンス成分に設定される。

【００３２】インダクタもしくは伝送線路１４は、一方のソース接地トランジスタ１１で増幅される信号が他方のソース接地トランジスタ１２で増幅される信号よりもインダクもしはくは伝送線路１３により遅れる分を補償するためのものである。すなわち、ゲート接地トランジスタ９に対してゲート幅が１／２に設定され各々のソース接地トランジスタ１１、１２で増幅された信号の位相を等しくするためのものであり、１／２のインダクタスに設定された入力側フィルタ回路の半区間の位相変位と同等の位相変位をもたらすためのものである。

【００３３】以上から、入力側フィルタ回路はその容量成分が半分、インダクタンス成分も半分となるので、カットオフ周波数は２倍改善されるため、この分布増幅器の帯域特性は出力フィルタのカットオフ周波数、あるいは本実施例で改善された入力側フィルタ回路のカットオフ周波数のいずれか低い方に改善される。したがって、入力反射特性Ｓ１１が改善されるため、インピーダンス変換利得Ｚｔも高周波域まで比較的平坦な特性を実現できる。

【００３４】入力側フィルタ回路および出力側フィルタ回路の１区間の位相定数は、理想的な定Ｋ型フィルタ回路で近似すると、以下の式で表される。

【００３５】

$$\beta_{g(f)} = 2\sin^{-1}\frac{f}{f_{cg}} \qquad (2)$$

$$\beta_{d(f)} = 2\sin^{-1}\frac{f}{f_{cd}} \qquad (3)$$

$$\beta_{g'(f)} = 2N\cdot\sin^{-1}\frac{f}{N\cdot f_{cg}} \qquad (4)$$

$$f_{cg} = \frac{1}{\pi\sqrt{L_g\ C_{gs}}}$$

$$f_{cd} = \frac{1}{\pi\sqrt{L_d\ C_{out}}}$$

【００３６】ここで、$\beta g'(f)$ は任意の整数Ｎでゲート接地トランジスタ９のゲート幅を等分割したゲート幅と同一ゲート幅のＮ個のソース接地トランジスタを用いた入力側フィルタ回路の位相定数を表す。またＬg は従来

7

のカスコード接続トランジスタを用いた分布増幅器（図８）の入力側フィルタ回路を構成するインダクタもしくは伝送線路の１区間分のインダクタンス成分、Ｌｄ は同出力フィルタ側回路を構成するインダクタもしくは伝送線路の１区間分のインダクタンス成分を表す。入力側フ＊

8

＊ィルタ回路と出力側フィルタ回路の位相定数の差異がゲート幅分割によって改善されるための条件は以下の式となる。

【００３７】

$$\int_0^{fcg}\beta g(f)df-\int_0^{fcg}\beta d(f)df \;>\; \int_0^{fcg}\beta d(f)df-\int_0^{fcg}\beta g'(f)df \qquad (5)$$

【００３８】各積分項は、　※　※【００３９】

$$\int_0^{fcg}\beta g(f)df=2\left[f\cdot\sin^{-1}\frac{f}{fcg}+\sqrt{fcg^2-f^2}\right]_0^{fcg}$$

$$=(\pi-2)\,fcg \qquad (6)$$

$$\int_0^{fcg}\beta d(f)df=2\left[f\cdot\sin^{-1}\frac{f}{fcd}+\sqrt{fcd^2-f^2}\right]_0^{fcg}$$

$$=2\left(fcg\cdot\sin^{-1}\frac{fcg}{fcd}+\sqrt{fcd^2-fcg^2}-fcd\right) \qquad (7)$$

$$\int_0^{fcg}\beta g'(f)df=2N\left[f\cdot\sin^{-1}\frac{f}{N\cdot fcg}+\sqrt{N^2\cdot fcg^2-f^2}\right]_0^{fcg}$$

$$=N\left(\frac{\pi}{3}+2\sqrt{3}-4\right)fcg \qquad (8)$$

であるので、例としてＮ＝２（図１に示した第１の実施例）の場合を考えると、以下のようになる。　★【００４０】★

$$\left(\pi-2+\frac{2\pi}{3}+4\sqrt{3}-8\right)>4\left\{\sin^{-1}\frac{fcg}{fcd}+\sqrt{\frac{fcd^2}{fcg}-1}-\frac{fcd}{fcg}\right\} \qquad (9)$$

【００４１】よって、

$$fcd\geqq 1.037\,fcg \qquad (10)$$

すなわち、

$$Cgs\geqq 1.037\,Cout \qquad (11)$$

という条件を満足するトランジスタにおいて有効であることが分かる。

【００４２】容量の差異が大きい場合には、ゲート幅分割数Ｎを増やして個々のソース接地トランジスタの容量Ｃgsやインダクタもしくは伝送線路のインダクタンス成分を小さくすることで、より改善効果を高めることができる。

【００４３】図５は従来の分布増幅と本発明の第１の実施例の分布増幅器の透過特性Ｓ２１、入力側反射特性Ｓ１１およびインピーダンス変換利得Ｚｔの比較結果を示したものであり、点線で示した特性が従来の分布増幅のもの（図１１と同じ）、実線で示した特性が第１の実施例の分布増幅器の周波数特性である。

【００４４】この結果から、第１の実施例の分布増幅器の方が、従来の分布増幅器（図８）に比べて高周波領域まで良好な特性が得られることが分かる。

【００４５】図６は従来の分布増幅器（図８）と本発明の第１の実施例の分布増幅器の入力側フィルタ回路の１区間あたりの位相定数を示したものである。本発明の実施例の分布増幅器では、従来に比べ高周波域まで入力側フィルタ回路と出力側フィルタ回路の位相を合わせることができることが分かる。図６においてβg'(f) は本発明の入力側フィルタ回路の１区間あたりの位相定数を示す。

【００４６】図２は上記した第１実施例の変形例を示す図である。これは、図１に示したインダクタもしくは伝送線路１４を２個に分割したインダクタもしくは伝送線路１５、１６に代え、ゲート接地トランジスタ９のソー

9

スに対して、ソース接地トランジスタ１１側の信号とソース接地トランジスタ１２側の信号の位相をより正確に合わせるようにしたものである。

【００４７】［第２実施例］図３は第２の実施例を示す分布増幅器の回路図である。図中、図１におけるものと同一のものには同一の符号を付した。１７～２０はインダクタもしくは伝送線路である。

【００４８】ゲート接地トランジスタ９のドレインに接続したインダクタもしくは伝送線路１７は出力側フィルタ回路を誘導Ｍ型構成とするために付加したものである。また、ゲート接地トランジスタ９のゲートに接続したインダクタもしくは伝送線路１８はカスコード接続トランジスタ回路に生じる負性抵抗効果を増大するために付加したものてある。さらに、ゲート接地トランジスタ９のソース、ソース接地トランジスタ１１、１２のソースに接続したインダクタもしくは伝送線路１９、２０はインダクタもしくは伝送線路１８によって生じる負性抵抗効果による回路の不安定性を改善するために付加したものである。

【００４９】容量１０やインダクタ１７～２０は、必ずしも図３のようにその全部を付加しなければならないものではなく、そのうちの１または２以上を省略することも可能である。

【００５０】［第３実施例］図４に第３の実施例として、１個のソース接地トランジスタで設計する場合の当該ソース接地トランジスタのゲート幅の１／３のゲート幅のソース接地トランジスタを３個使用した例を、便宜上１区間に相当する回路についてのみ示す。図４において、図１と同一のものは同一の符号を付した。２１～２３が１個のソース接地トランジスタで設計する場合のゲート幅を３等分割したゲート幅のソース接地トランジスタである。２４はインダクタもくしは伝送線路であって、図７で説明したインダクタもしくは伝送線路１の１／３のインダクタンス成分に設定される。２５は位相補償用のインダクタもしくは伝送線路である。

【００５１】なお、以上説明した実施例は単位回路が４区間にわたって構成されたものであるが、本発明は任意の区間数に対して有効である。また、上記実施例では、複数個（Ｎ個）のソース接地トランジスタの各々のゲート幅を、１個のソース接地トランジスタで設計する場合の当該１個のソース接地トランジスタのゲート幅をＮ等分割した例で説明したが、このように等分割する手法ではインダクタや伝送線路等の設計上有利であが、必ずしも等分割である必要はなく、複数のソース接地トランジスタのゲート幅が各々異なった値となっても良い。さらに、図中のＦＥＴはすべてバイポーラトランジスタに置換可能である。バイポーラトランジスタでは、ＦＥＴのソースがエミッタに、ゲートがベースに、ドレインがコレクタに相当する。

【００５２】このバイポーラトランジスタで構成する場合は、Ｎ個のエミッタ接地トランジスタの各々のエミッタ面積を、１個のエミッタ接地トランジスタで設計する場合の当該１個のエミッタ面積をＮ分割した面積に設定する。

10

【００５３】また、本発明の分布増幅器はＩＣとしての適用に限定されるものではないが、ＩＣに適用する際は、伝送線路の実現手段としてはマイクロストリップ線路、コプレーナウエーブガイド等の平面導波路が利用でき、インダクタタンス実現手段としてはスパイラル型またはメアンダ型のインダクタ等が利用できる。

【００５４】

【発明の効果】以上説明したように、本発明の分布増幅器によれば、入力側フィルタ回路のカットオフ周波数を高くすることができるため、入力側フィルタ回路と出力側フィルタ回路の分布容量の格差によって生じる入力側フィルタ回路と出力側フィルタ回路との間の位相定数の差異を改善でき、良好な透過特性、インピーダンス変換利得および入力側反射特性を得ることができるという利点がある。

【図面の簡単な説明】

【図１】　本発明の第１の実施例の分布増幅器の構成を示す回路図である。

【図２】　第１の実施例の変形例の分布増幅器の構成を示す回路図である。

【図３】　本発明の第２の実施例の分布増幅器の構成を示す回路図である。

【図４】　本発明の第３の実施例の分布増幅器の構成を示す回路図である。

【図５】　従来のカスコード接続トランジスタを用いた分布増幅器と本発明の図１の分布増幅器の透過特性Ｓ２１、入力側反射特性Ｓ１１およびインピーダンス変換利得Ｚｔの周波数特性図である。

【図６】　従来のカスコード接続トランジスタを用いた分布増幅器の入力側フィルタ回路の１区間あたりの位相定数βg(f)、出力側フィルタ回路の１区間あたりの位相定数βd(f)と本発明の分布増幅器の入力側フィルタ回路の１区間あたりの位相定数βg'(f) の周波数特性図である。

【図７】　従来のソース接地トランジスタを用いた分布増幅器の構成を示す回路図である。

【図８】　従来のカスコード接続トランジスタを用いた分布増幅器の構成を示す回路図である。

【図９】　簡略化したＦＥＴの等価回路の回路図である。

【図１０】　図８の分布増幅器を改善した従来例の分布増幅器の１区間の構成を示す回路図である。

【図１１】　図１０の分布増幅器の透過特性Ｓ２１、入力側反射特性Ｓ１１およびインピーダンス変換利得Ｚｔの周波数特性図である。

【図１２】　図８の分布増幅器の入力側フィルタ回路の

11

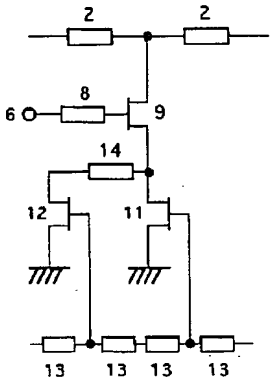
１区間あたりの位相定数βg(f)、出力側フィル回路の１区間あたりの位相定数βd(f)と図１０の分布増幅器の出力側フィルタ回路の１区間あたりの位相定数βd'(f)を示す周波数特性図である。

【符号の説明】

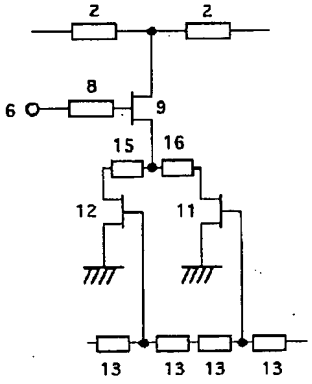
１、２：インダクタもしくは伝送線路、３：ソース接地トランジスタ、４、５：終端回路、６：電源（電気的接地）、７：電気的接地、８：バアイス回路、９：ゲート接地トランジスタ、１０：容量、１１、１２：ゲート幅を２等分割したソース接地トランジスタ、１３～２０：インダクタもしくは伝送線路、２１～２３：ゲート幅を３等分割したソース接地トランジスタ、２４、２５：インダクタもしくは伝送線路。

12

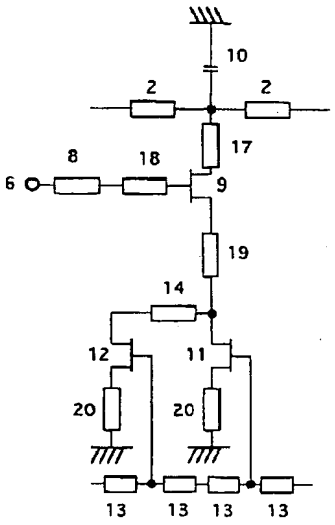
【図１】



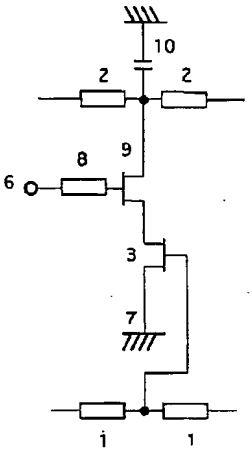
【図２】



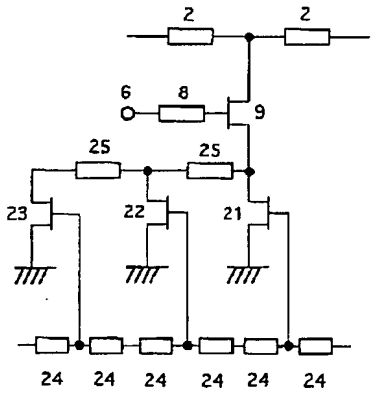
【図３】



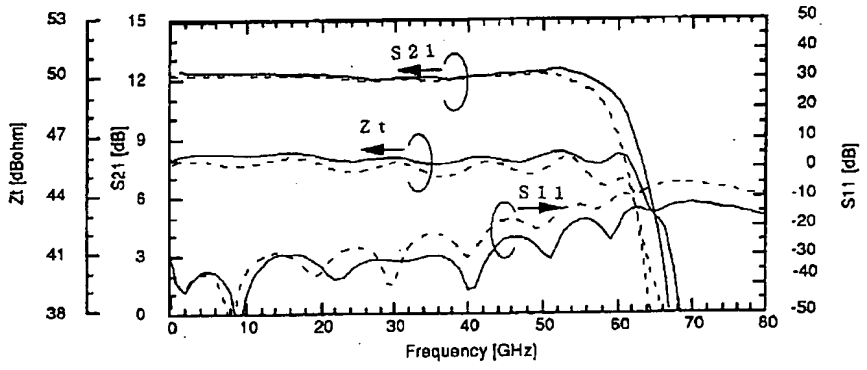
【図１０】



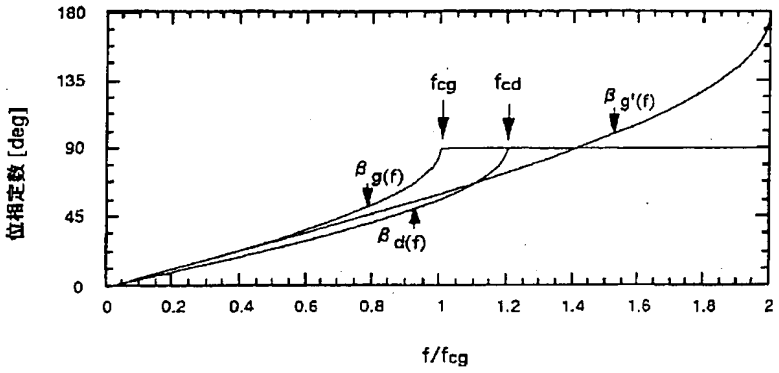
【図４】



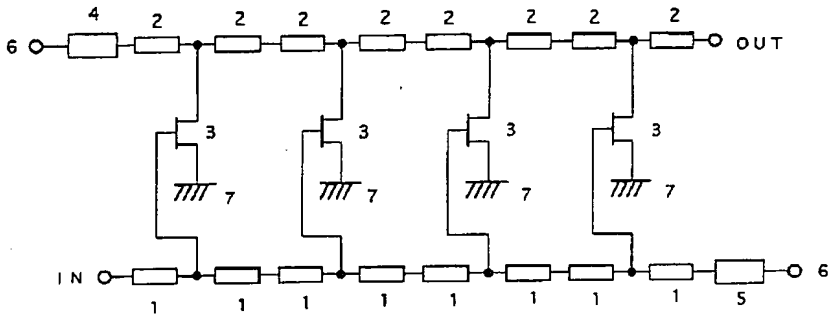
【図５】



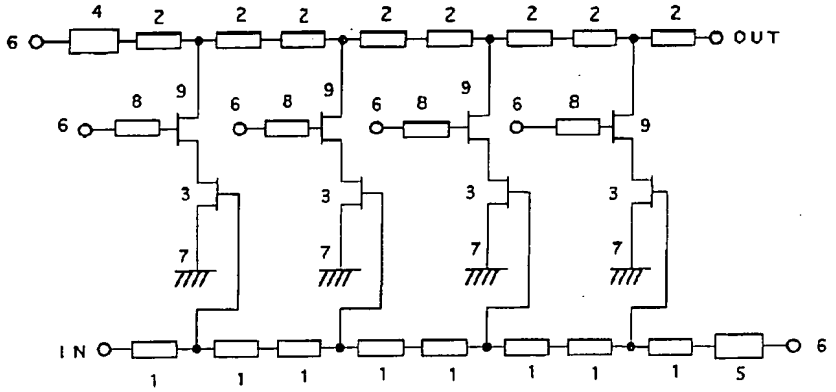
【図６】


180
135
90
45
0
位相定数 [deg]
fcg
fcd
βg'(f)
βg(f)
βd(f)
0
0.2
0.4
0.6
0.8
1
1.2
1.4
1.6
1.8
2
f/fcg

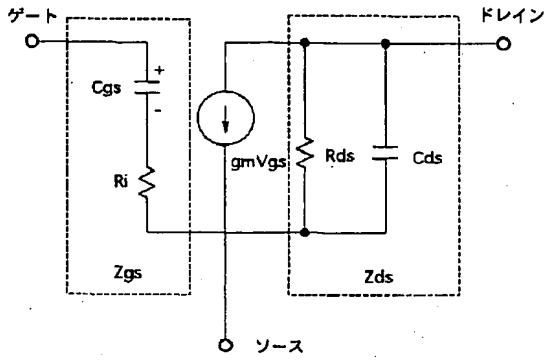
【図７】


6
OUT
IN
4
2
3
7
1
5

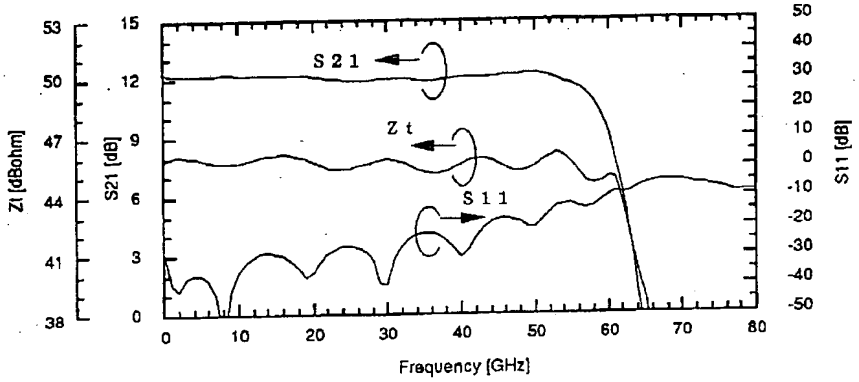
【図８】


6
OUT
IN
4
2
8
9
3
7
1
5

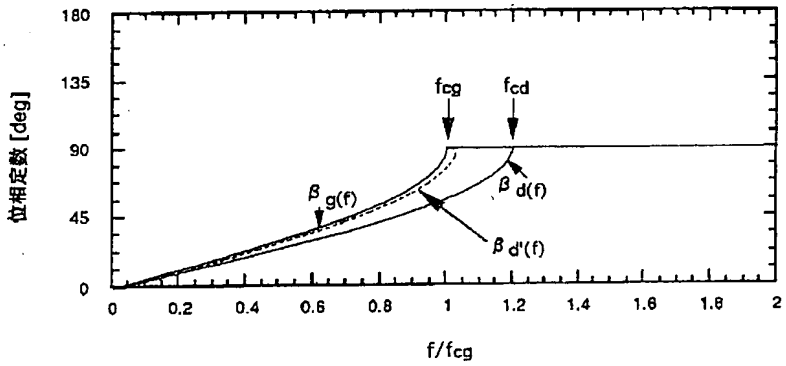
【図9】


ゲート
ドレイン
Cgs
Ri
gmVgs
Rds
Cds
Zgs
Zds
ソース

【図11】


S21
Zt
S11
Zt [dBohm]
S21 [dB]
S11 [dB]
Frequency [GHz]

【図12】


fcg
fcd
β g(f)
β d(f)
β d'(f)
位相定数 [deg]
f/fcg

This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☑ FADED TEXT OR DRAWING
- ☑ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☑ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☑ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.
As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.